

Технологии быстрого прототипирования цифровых систем спутниковой связи

Болдырев Александр Олегович

National Instruments, руководитель проектов

Основные задачи при разработке современных средств СВЯЗИ

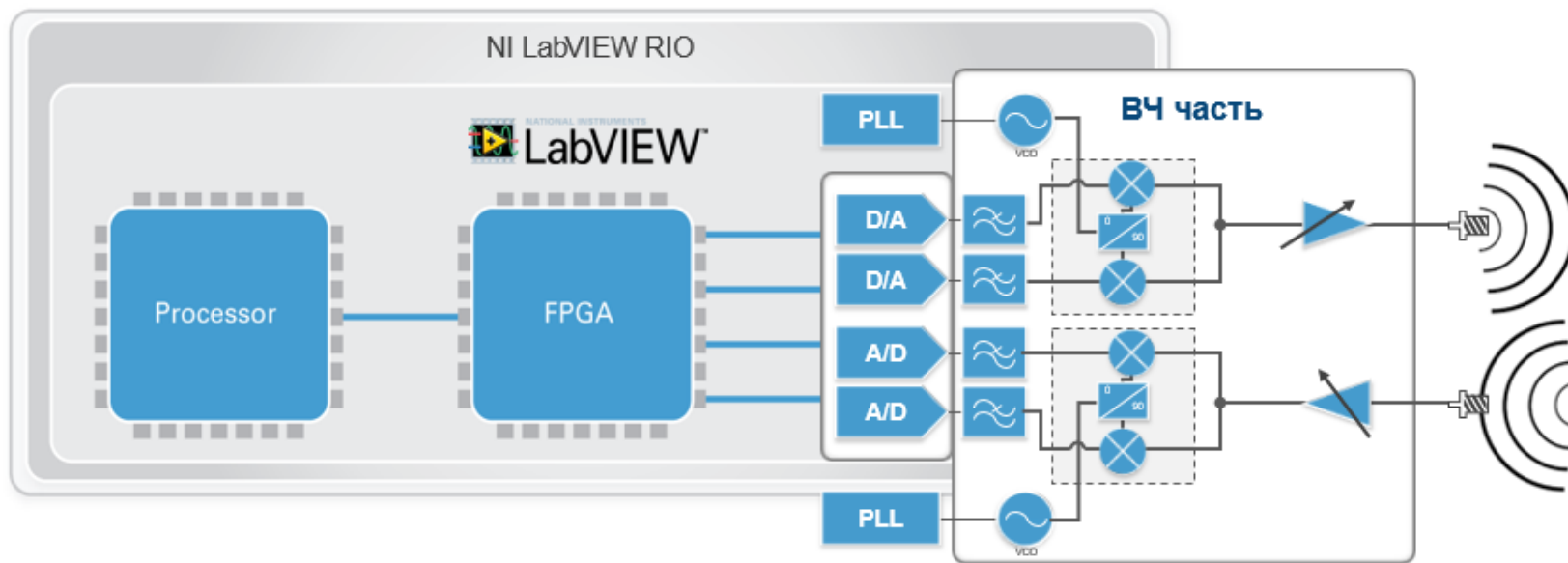
- Работа с широкополосным сигналом
- Увеличение числа поднесущих в полосе сигнала
- Отработка алгоритмов ЦОС на ПЛИС
- Сложные формы цифровой модуляции (blind demodulators)

Вызовы

- Сокращение времени на разработку
- Увеличение объемов функционального контроля

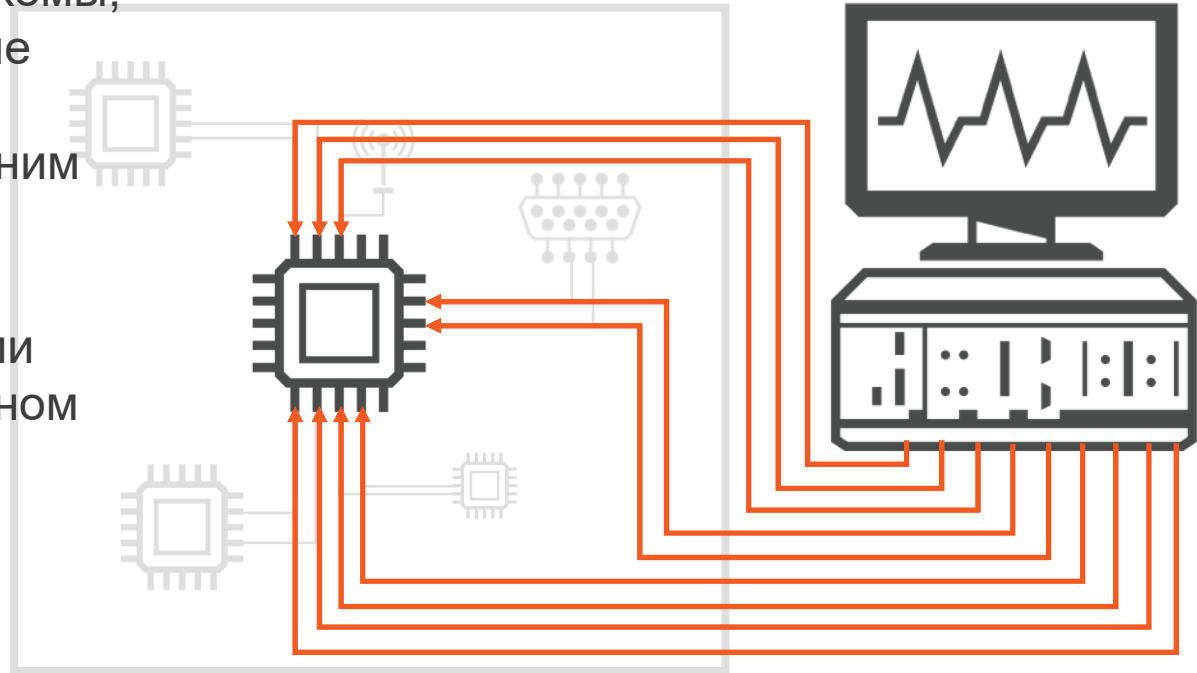
ПAM радиолинии передачи информации

Технология NI RIO



Архитектура ПАМ

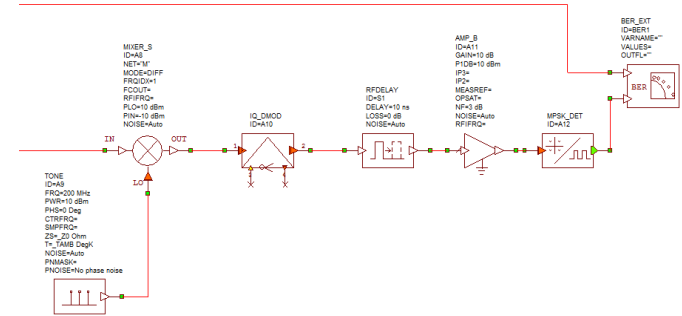
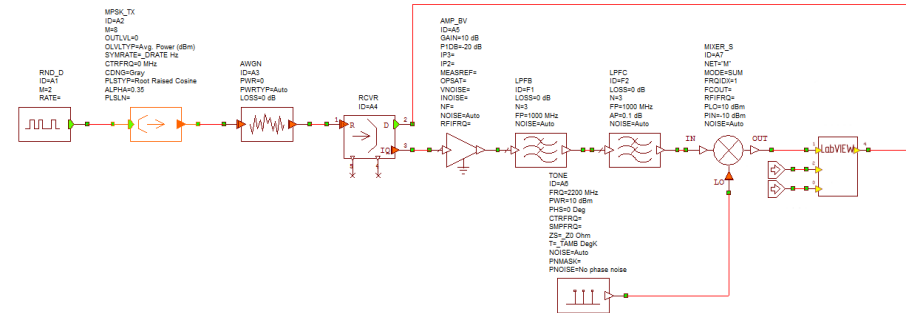
- Окружение микросхемы, или второстепенные части микросхемы эмулируются внешним измерительным оборудованием
- Работа с реальными сигналами в реальном времени



ПAM квадратурного модулятора спутниковой радиолинии

NI AWR Microwave office (VSS)

- Разработка радиолинии космической связи на системном (структурном уровне) в программной среде AWR Design Suite.
- Конструктивная проработка платы I/Q модулятора



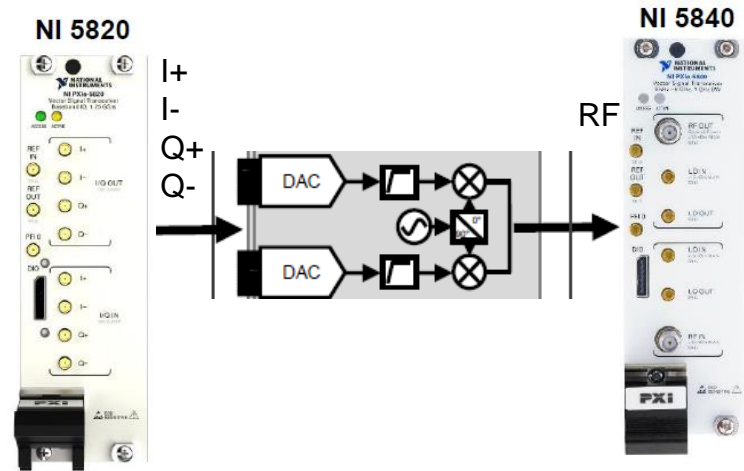
ПAM квадратурного модулятора спутниковой радиолинии

NI LabVIEW, PXIe-5820 (Baseband), PXIe-5840 (RF)

- Несущая частота 2 - 2.2 ГГц
- Ширина полосы частот 350 МГц
- Скорость передачи информации 800 Мбит/с

Следующие этапы:

- Использование оборудования для функциональных испытаний трансивера
- Имитация распространения сигнала

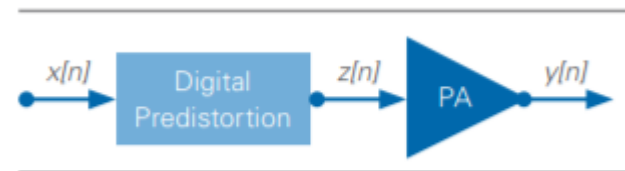
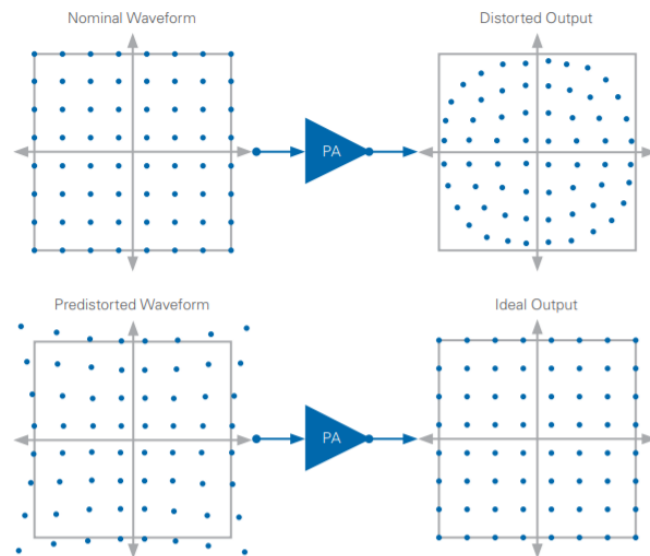


DPD алгоритмы

DPD алгоритмы для DVB-S2 сигнала

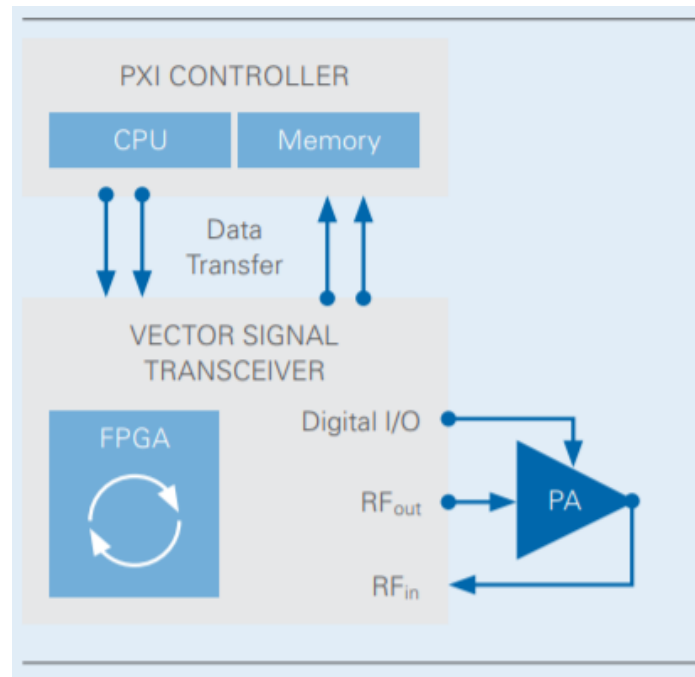
Адаптация современных методов цифрового предискажения из области наземных коммуникаций и применения их к линеаризации системы спутниковой связи с несколькими несущими

- Memoryless Look-Up Table (LUT)
- Memory Polynomial
- Generalized Memory Polynomial (GMP)
- Dynamic Deviation Reduction-based Volterra Series

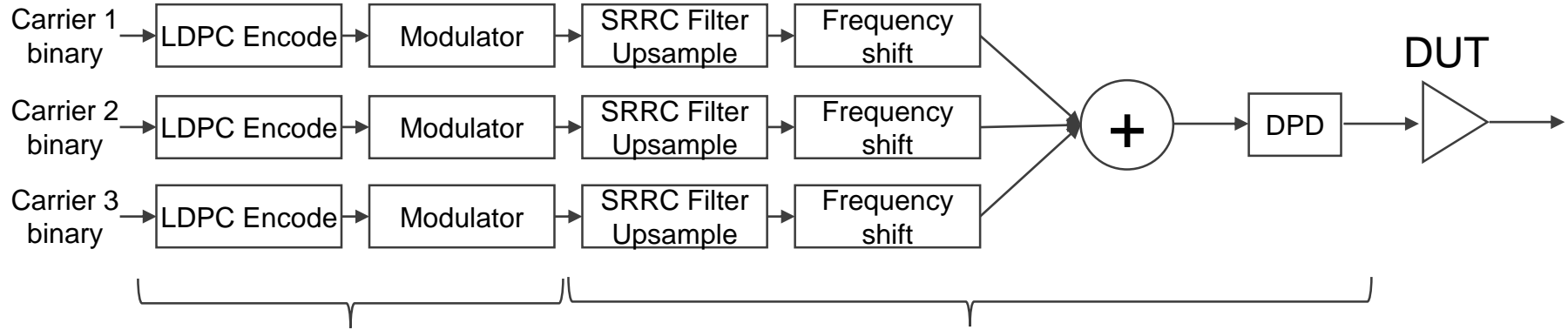


Архитектура эксперимента

- Использование широкополосного ВЧ-трансивера (до 2 ГГц полосы)
- Формирование DVB-S2 сигнала с тремя поднесущими 16/32 APSK
- Обработка алгоритма на процессоре или ПЛИС
- Параметрический контроль усилителя



Архитектура эксперимента



CPU



FPGA

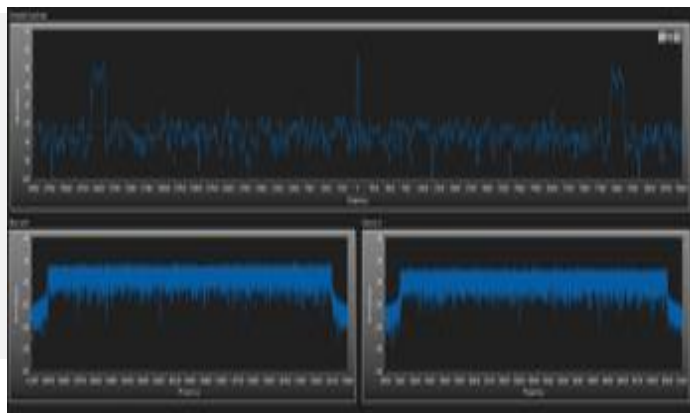
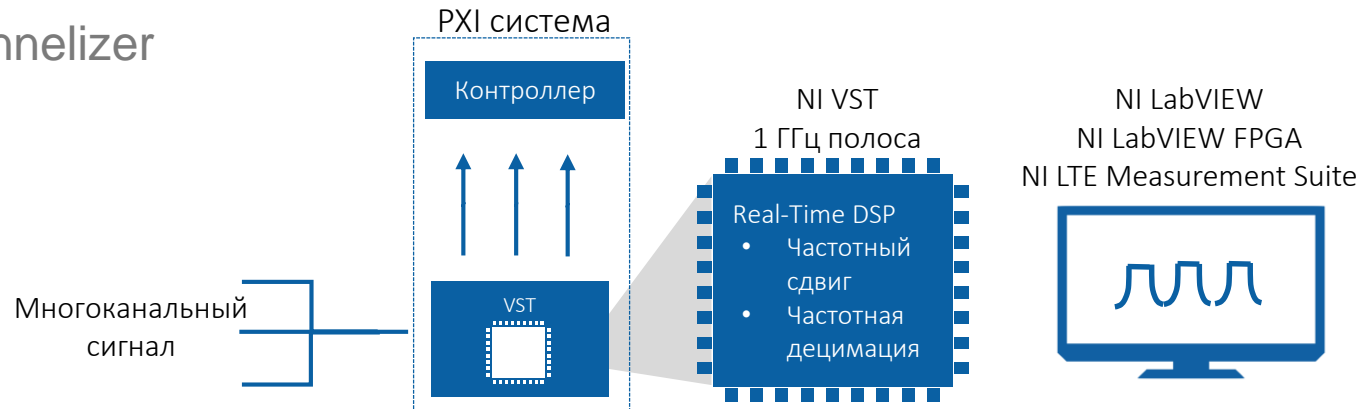


Результаты

- Улучшение качества суммарного сигнального созвездия
- Применение DPD-алгоритмов позволило улучшить EVM на 9% (в частности DDR Volterra)
- Подтверждена эффективность использования DPD для сигналов с несколькими поднесущими и различным порядком модуляции
- Отработка алгоритма на реальном устройстве уменьшило время разработки в несколько раз
- Отработка финального VHDL кода на ПЛИС Xilinx

Канальное разделение спектра на ПЛИС

Channelizer



- Прием СШП сигнала (1 ГГц полоса)
- Настройка каналов пользователем
- Разделение на каналы на ПЛИС
- Многоканальное цифровое понижение частоты, полифазное БПФ, конвейерное частотное преобразование (PFT)

